IMPLEMENTAÇÃO DE LEIAUTES DO FISH MOSFET UTILIZANDO O PROCESSO DE FABRICAÇÃO DA AMS

Arthur Lombardi Campos[1], Prof. Dr. Salvador Pinillos Gimenez[2]
[1,2]Centro Universitário da FEI
arthurlcampos@bol.com.br, sgimenez@fei.edu.br

Resumo: Neste trabalho o aluno estuda o processo de fabricação de circuitos integrados da AMS de 0,35µm (On-Semiconductor), através do programa educacional do MOSIS, e utiliza o software *IC Station* [1] para o desenvolvimento das máscaras em geometria convencional e Fish. Fabricados, seguindo as regras de processo, os leiautes serão caracterizados no laboratório do Centro Universitário da FEI.

1. Introdução

Atualmente tanto a tecnologia SOI como a convencional são as mais utilizadas na fabricação de circuitos integrados analógicos e digitais. Pesquisadores no mundo inteiro estudam diversas maneiras de melhorar o desempenho elétrico destes componentes [2].

Nosso foco é a implementação dos Fish SOI MOSFETs (FSM) e seus correspondentes SOI MOSFETs convencionais (CSM) para a realização do seu estudo comparativo experimental [3].

2. O Fish MOSFET

O FSM é uma evolução do SOI MOSFET Diamante (DSM) e ambos apresentam a mesma ideia: modificar a forma geométrica da porta do transistor para aumentar o campo elétrico longitudinal (ε_T), velocidade média de deriva dos portadores móveis no canal (v_x), corrente de dreno (I_{DS}), transcondutância (g_m) e fator de integração e reduzir a resistência R_{DSon} [3-4].

Nas duas estruturas (DSM e FSM) o Efeito de Canto Longitudinal (LCE) acarreta numa soma vetorial (ε_1 + ε_2) dos componentes do campo elétrico, aumentando o vetor resultante que, em certos ângulos, é maior se comparado ao do CSM [3-4].

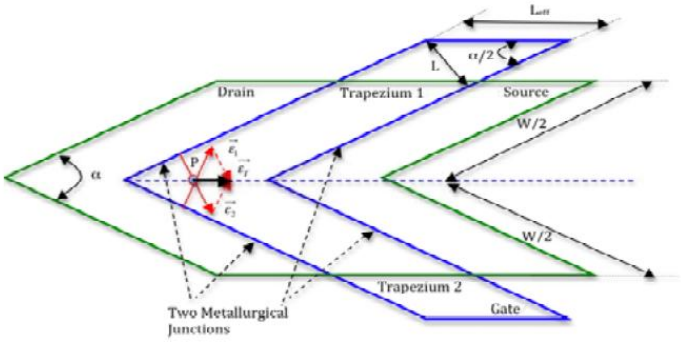

Figura 1 – Exemplo do leiaute do FSM [3]

A grande vantagem do Fish sobre o DSM está no seu comprimento efetivo de canal (L_{eff}). O leiaute Diamante possui um L_{eff} maior que a dimensão mínima permitida pelo processo de fabricação e, assim, limita seu uso para aplicações em CIs digitais. O Fish, por sua vez, foi cuidadosamente desenhado para que seu L_{eff} seja igual a esta dimensão mínima [3].

O FSM foi simulado numericamente e, quando comparado com o CSM (ambos com mesma área de porta), observamos maiores valores de corrente de dreno normalizada $I_{DS}/(W/L_{eff})$ em função de V_{GS} (região de tríodo e saturação) e transcondutância máxima normalizada $g_m/(W/L_{eff})$. Houve um menor valor de resistência R_{DSon} no FSM, em relação ao seu CSM equivalente [3].

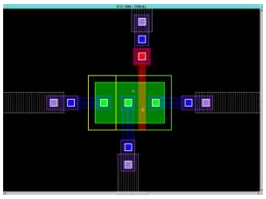

Figura 2 – CSM

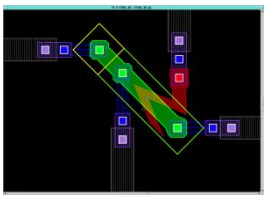

Figura 3 – FSM 45º

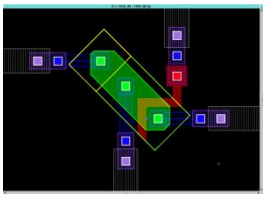

Figura 4 – FSM 90º

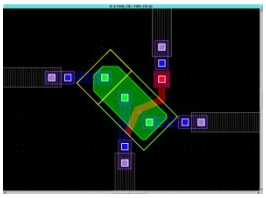

Figura 5 – FSM 135º

3. Conclusões

Houve sucesso na implementação dos leiautes dos FSM com área de porta igual a dos seus CSM equivalentes.

O FSM apresenta um desempenho elétrico superior ao CSM, porém suas áreas totais são ligeiramente diferentes. A área total do FSM 90º é 1,94% menor que a do CSM, enquanto o FSM 45º e 135º são 1,05% e 1,16% maiores, respectivamente.

4. Referências

[1] IC Station, Mentor Graphics Corporation, 2002.
[2] J. P. Colinge, FinFETs and others multi-gate transistors, Massachusetts: Springer, 2008.
[3] S. P. Gimenez, 219th ECS Meeting (2011), Abstract #1437 (2011).
[4] S. P. Gimenez, Solid-State Electronics, 54 (2010), 1690-1696.

Agradecimentos

Ao Centro Universitário da FEI pela realização de medidas e disponibilidade da sala de computadores do Mestrado.